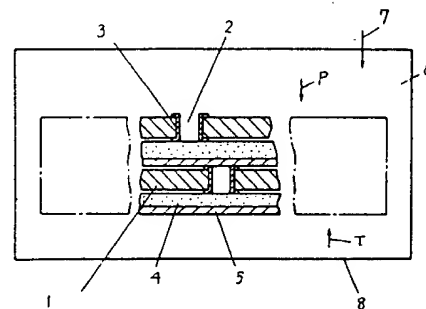


(54) INFILTRATING METHOD

(11) 4-174595 (A) (43) 22.6.1992 (19) JP
 (21) Appl. No. 2-98820 (22) 13.4.1990
 (71) FUJITSU LTD(1) (72) TOSHIYUKI NAKADA(1)
 (51) Int. Cl.⁵ H05K3/40

PURPOSE: To surely form a via hole so as to improve the quality and working efficiency of a ceramic substrate by putting the ceramic substrate and a conductive material in a container fed with an inert gas and infiltrating the conductive material by heating the substrate and conductive material under a prescribed pressure.

CONSTITUTION: After a ceramic substrate 1 provided with through holes 2, the internal surfaces of which are coated with a metal or alloy nitride film 3, is put in a container 8 together with a conductive material 4, the substrate 1 and material 4 are heated to a prescribed temperature under a prescribed pressure while an inert gas 7 is fed into the container 8. As a result, the diffusing speed of the film 3 and material 4 is slowed and the disappearance of the film 3 can be prevented, since the film 3 melts in the material 4. At the same time, since the emission of a gas from the substrate 1 itself can be prevented, the film 3 does not come off and the conductive material 4 can be infiltrated through the film 3. Therefore, the quality of the ceramic substrate 1 can be improved, since the material 4 is easily made to flow in the holes 2 and the adhesion between the holes 2 and material 4 is increased.



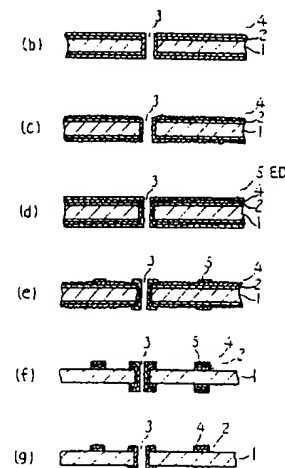
5: plate, 6: inside

(54) MANUFACTURE OF MULTILAYERED PRINTED WIRING BOARD

(11) 4-174596 (A) (43) 22.6.1992 (19) JP
 (21) Appl. No. 2-302234 (22) 7.11.1990
 (71) NEC CORP (72) HIROTOKU OTA
 (51) Int. Cl.⁵ H05K3/46, H05K3/06

PURPOSE: To arrange facilities in a series so as to prevent substrates from being broken or damaged by forming an oxide film on the surface of the copper layer of a substrate for inner layer and performing circuit formation by a photoetching method using a film of a conductive and photosensitive resin.

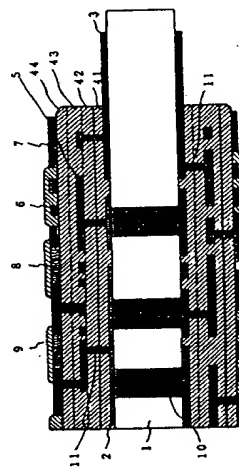
CONSTITUTION: A copper plated layer 4 is deposited on the surface of the copper foil 2, and inner surfaces of holes 3 of a substrate 1 provided with the holes 3 at prescribed places and the copper foil 2 on the surface by chemical or electric copper plating treatment. Then, after an oxide film is formed on the surface of the layer 4, the oxide is reduced to metallic copper by performing reduction treatment. After the oxide film is reduced, a film 5 of a conductive and photosensitive resin (ED) is formed. Then, after a pattern is formed by exposing and developing the film 5, the copper layer is patterned by etching. Thereafter, a substrate 1 for inner layer is obtained by removing the film 5 before a laminating process is started. When such method is used, the facilities used for the manufacturing process from the copper plating process to the ED film forming process can be arranged in a series and the breakage and damage of substrates can be prevented.

**(54) HYBRID INTEGRATED CIRCUIT BOARD, ITS MANUFACTURE, AND THICK FILM PASTE MATERIAL**

(11) 4-174597 (A) (43) 22.6.1992 (19) JP
 (21) Appl. No. 2-299767 (22) 7.11.1990
 (71) HITACHI LTD (72) HIROMI TOZAKI(2)
 (51) Int. Cl.⁵ H05K3/46, C04B41/90, H01C7/00, H05K1/09, H05K3/28

PURPOSE: To reduce the number of processes so as to reduce the cost and increase the yield by specifying the compositions of the three kinds of materials for constituting a thick film conductor pattern, thick film insulating layer, and thick film paste to be piled up on the surface of a ceramic substrate.

CONSTITUTION: After on-substrate wiring 2 and insulating films 41-44 are successively formed on a ceramic substrate 1, interlayer wiring 4 and surface wiring layer 6 are formed. The thick film conductor pattern material of the wiring 2 is prepared by mixing 5-15wt.% of Bi_2O_3 - ZnO - PbO glass component and 0.1-0.5wt.% of Cu to 95-85wt.% of Ag-Pb metallic component. The material of the wiring 5 is prepared by replacing the glass component with a Bi_2O_3 - ZnO - SiO_2 material. The insulating films 41-44 are constituted by using a material prepared by adding 30-50wt.% of a mixture Al_2O_3 powder and ZrSiO_4 powder to 70-50wt.% of a glass component. Thick film paste is prepared by adding an organic vehicle to metallic powder, glass powder, and CuO powder of specific particle sizes. Therefore, the number of manufacturing processes can be reduced, since the wiring 5 and thick film insulating layer can be baked solidly in a paired state.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-174596

⑬ Int. Cl.⁵

H 05 K 3/46
3/06
3/46

識別記号

B
B
C

庁内整理番号

6921-4E
6921-4E
6921-4E

⑭ 公開 平成4年(1992)6月22日

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 多層印刷配線板の製造方法

⑯ 特 願 平2-302234

⑰ 出 願 平2(1990)11月7日

⑱ 発 明 者 大 田 広 徳 東京都港区芝5丁目7番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

多層印刷配線板の製造方法

特 許 請 求 の 範 囲

表面上に銅層が被覆された内層用基板の前記銅層表面上に酸化被膜を形成する工程と、該酸化被膜を還元処理する工程と、還元処理された前記銅層表面上に電導性感光性樹脂被膜を用いたホットエッチング法により回路形成を行う工程とを含む事を特徴とする多層印刷配線板の製造方法。

発 明 の 詳 細 な 説 明

〔産業上の利用分野〕

本発明は多層印刷配線板の製造方法に関し、特に設備の一連化が可能な多層印刷配線板の製造方法に関する。

〔従来の技術〕

一般に、内層ビアホールを有する多層印刷配線

板の製造方法は、銅箔を片面又は両面に設けた銅張り積層板の所定の個所に穴を穿設し、次に、化学銅めっき処理、又は、電気銅めっき処理によりスルーホールを形成する。次に、ホットエッチング法により回路を形成し、回路銅めっき層の表面に酸化被膜を形成する。

以上の方法により作成した複数の内層用基板をアリアレグを介して、銅箔、又は、片面又は両面の外層用回路基板と重ね合わせ加圧、加熱して多層印刷配線板を形成する。

〔発明が解決しようとする課題〕

上述した従来の多層印刷配線板の製造方法は、銅めっき処理工程と回路銅めっき層の表面に酸化被膜を形成する工程との中間に回路形成工程が入るので、設備を一連化できずに分割されているため、工程間の搬送に人手を介入させなければならず、取り扱いにより基板の折れや損傷が発生し不良の原因となるという問題点があった。

また、回路銅めっき層の表面に酸化被膜を形成する事により、表面積を増加し、微細な構造の酸

化物を形成するため樹脂との密着力を得ているが、次のプリプレグを介して加圧、加熱して多層印刷配線板を形成する工程までの間長時間放置すると、回路銅めっき層の表面状態が変質し、長期放置した場合、再度同じ処理をする必要があるという問題点があった。

本発明の目的は、設備の一連化が可能で搬送に人手の介入による基板の折れや損傷の発生がなく、また、長時間放置による回路銅めっき表面状態の変質のない印刷配線板の製造方法を提供することにある。

〔課題を解決するための手段〕

本発明の多層印刷配線板の製造方法は、表面に銅層が被覆された内層用基板の前記銅層表面上に酸化被膜を形成する工程と、該酸化被膜を還元処理する工程と、還元処理された前記銅層表面上に導電性感光性樹脂被膜を用いたホトエッチング法により回路形成を行う工程とを含んで構成されている。

〔実施例〕

次に、第1図(g)に示すように、積層工程前にED被膜5を剝離する事により内層用基板が得られる。

以上の方法により、第1図(b)の銅めっき処理工程から第1図(d)のED被膜形成工程まで設備の一連化が可能となる。

第2図(a)～(f)は本発明の第2の実施例を説明する工程順に示した断面図である。

第1図(a)～(g)に示した第1の実施例は、スルーホールを有する内層用基板の場合であったが、第2の実施例では、スルーホールのない内層用基板の場合の実施例である。

第2の実施例は、第2図(a)に示すように、まず、銅箔2が表面に設けてある基板1を用意する。

第2図(b)の酸化還元工程以降は、第1図(c)の工程以降と全く同じ方法で行う事により、内層用基板が得られる。

以上の方法により、第2図(b)の銅層表面上の酸化被膜処理工程から第2図(c)のED被膜

次に、本発明の実施例について図面を参照して説明する。

第1図(a)～(g)は本発明の第1の実施例を説明する工程順に示した断面図である。

第1の実施例は、まず第1図(a)に示すように、所定の個所に穴3が穿設され、銅箔2が表面に設けてある基板1を用意する。

次に、第1図(b)に示すように、化学銅めっき又は電気銅めっき処理により銅箔2の表面上及び穴3の内壁面に銅めっき層4を析出させる。

次に、第1図(c)に示すように、めっき層4表面上に酸化被膜を形成させたのち、還元処理により金属銅に還元する。

次に、第1図(d)に示すように、銅めっき層4表面上に導電性感光性樹脂(以下EDと記す)被膜5を形成する。

次に、第1図(e)に示すように、露光、現像によりED被膜5のパターン形成を行う。

次に、第1図(f)に示すように、エッチングにより銅層のパターン形成を行なう。

形成工程まで設備の一連化が可能となる。

〔発明の効果〕

以上説明したように本発明は、銅層表面上に酸化被膜を形成したあと還元処理を導入し、これらの処理をED被膜形成による回路形成の前に行う事により、めっき処理、銅層表面の酸化還元処理、ED被膜による回路形成の3工程の設備を一連化する事ができ、簡素化された無人化の合理的なラインにできるという効果がある。

また、ED被膜が銅層表面上の酸化被膜の保護となるため、積層を行う前にED被膜を剝離すれば、長期放置による酸化被膜形成の再処理が不要になるという効果を有する。

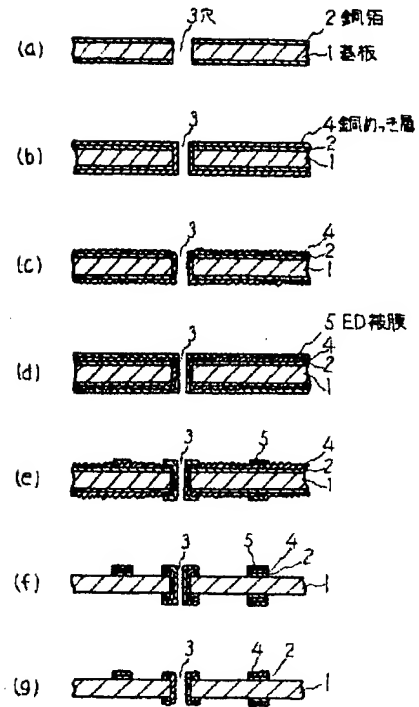
図面の簡単な説明

第1図(a)～(g)は本発明の第1の実施例を説明する工程順に示した断面図、第2図(a)～(f)は本発明の第2の実施例を説明する工程順に示した断面図である。

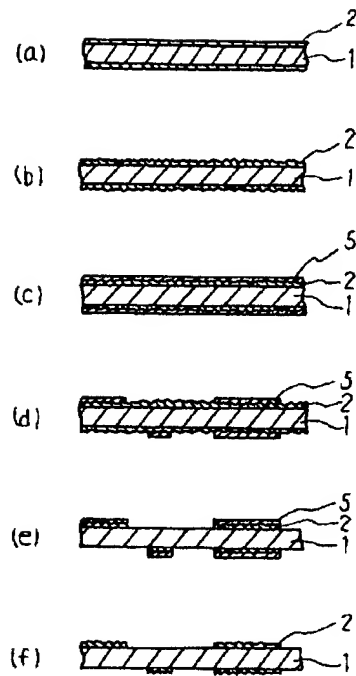
1…基板、2…銅箔、3…穴、4…銅めっき

層、5 ... ED 被膜。

代理人 弁理士 内 原 智



第 1 図



第 2 図